

KOREAN INTELLECTUAL PROPERTY OFFICE
KOREAN PATENT ABSTRACTS(A)

(11)Publication number: 1999-001788

(43)Date of publication of application: January 15, 1999

(21)Application number: 1997-025234

(22)Date of filing: June 17, 1997

(71)Applicant: LG ELECTRONICS INC.

(72)Inventor: KIM, BAE YONG

(54) Title of invention: METHOD FOR SEPARATING CHIPS HAVING
III-NITRIDES/SAPPHIRE STRUCTURE

ABSTRACT:

PURPOSE: A chip separation method is provided to increase the yield of devices by more than twice by solving a cleaning process that is most complicate upon separation of a III-nitrides/sapphire chip and simplify the process without requiring a dicing process.

CONSTITUTION: A method for separating a chip having a III-nitrides/sapphire layer on a sapphire substrate(11) laps and polishes the rear of the sapphire substrate(11) by a given thickness. The rear of the polished sapphire substrate is scribed in a cleaning plan of the III-nitrides/sapphire layer. The chips are cut by applying a constant force to the III-nitrides/sapphire layer.

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. H01L 21/76	(11) 공개번호 (43) 공개일자	특1999-001788 1999년01월15일
(21) 출원번호	특1997-025234	
(22) 출원일자	1997년06월17일	
(71) 출원인	엘지전자 주식회사, 구자홍 대한민국 150-010 서울특별시 영등포구 여의도동 20	
(72) 발명자	김배용 대한민국 140-210 서울특별시 용산구 한남동 723-21	
(74) 대리인	김용인 심창섭	
(77) 심사청구	있음	
(54) 출원명	3족-나이트라이드/사파이어 구조를 갖는 칩 분리방법	

요약

3족-나이트라이드/사파이어(III-Nitrides/Sapphire) 구조를 갖는 칩 분리방법에 관한 것으로, 사파이어 기판의 뒷면을 소정 두께 만큼 래핑(lapping) 및 폴리싱(polishing)하고, 폴리싱된 사파이어 기판의 뒷면을 3족-나이트라이드층의 클리빙 면(cleaving plan)방향으로 스크라이빙(scribing)한 후, 3족-나이트라이드층에 일정 힘을 가하여 칩을 절단함으로써, 소자의 수율을 두 배 이상 증가시킬 수 있으며, 공정이 간단하고 소자의 생산성을 높일 수 있다.

대표도

도3d

명세서**도면의 간단한 설명**

도 1은 종래 기술에 따른 3족-나이트라이드/사파이어 구조를 갖는 칩 분리 방법을 보여주는 도면

도 2는 도 1의 방법으로 칩을 분리한 후, 칩의 평면을 보여주는 사진

도 3a 내지 3d는 본 발명에 따른 3족-나이트라이드/사파이어 구조를 갖는 칩 분리 방법을 보여주는 공정단면도

도 4는 사파이어 기판을 80 μ m 두께로 래핑한 후, 크리빙한 칩의 단면을 보여주는 사진

도 5는 사파이어 기판을 80 μ m이상의 두께로 래핑한 후, 크리빙한 칩의 단면을 보여주는 사진이다.

도면의 주요부분에 대한 부호의 설명

11 : 사파이어 기판 12 : GaN층

발명의 상세한 설명**발명의 목적**

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 칩 분리방법에 관한 것으로, 특히 3족-나이트라이드/사파이어(III-Nitrides/Sapphire) 구조를 갖는 칩 분리방법에 관한 것이다.

최근에는 와이드 밴드 갭(wide band gap) 반도체 소자를 이용한 응용이 활발히 전개되고 있다.

그 중에서도 특히 3족-나이트라이드(III-Nitrides) 물질은 초전연색 대형 전광판, 교통 신호기의 광원, 백색 전구 등으로 응용이 활발하다.

또한, 유브이 디텍터(UV detector), FET 등의 응용도 가능성이 인정되고 있으며, 단파장의 레이저 다이오드 개발을 위해서도 이 물질이 많이 연구되고 있다.

이 레이저 다이오드는 기존의 장파장 레이저 다이오드에 비하여 광 기록 소자로 이용할 경우, 기록 용량을 대폭 증가할 수 있게 한다.

왜냐하면, 광 기록 용량은 기록용 레이저 다이오드의 파장의 제곱에 반비례하기 때문이다.

이러한 다양한 응용 가능성에도 불구하고 3족-나이트라이드 물질의 개발이 늦어진 이유는 다음과 같은 어려움이 있기 때문이다.

3족-나이트라이드 물질의 경우, 호모에피택시(homoepitaxy)를 할 수 있는 3족-나이트라이드 기판은 존재하지 않기 때문에 최근 이 기판을 만들기 위하여 여러 가지 방법이 사용되어지고 있으나, 그 크기가 너무 작고 크리스탈(crystal)의 품질이 저조하여 실제로 사용하기에는 어려움이 많다.

그러므로, 대부분의 경우 육변형 구조(hexagonal structure)의 사파이어(Al_2O_3)를 사용하여 헤테로에피택시(heteroepitaxy)를 한다.

또한, SiC, $MgAl_2O_4$, $NdGaO_3$ 와 같은 기판을 사용하여 3족-나이트라이드를 성장시키기도 한다.

그러나, 이러한 모든 기판들은 3족-나이트라이드에 대해 큰 격자 부정합(lattice mismatch) 및 열 부정합(thermal mismatch)이 존재하게 된다.

이런 부정합(mismatch)을 상쇄시키기 위하여 기판과 3족-나이트라이드층 사이에 버퍼층을 형성하여 사용하기도 하지만, 상기의 기판들상에 성장된 3족-나이트라이드의 결정성이 저조하여 소자의 품질을 저하시키는 원인이 된다.

한편, 발광 다이오드 및 레이저 다이오드 그리고 그외의 소자 제조시, 가장 널리 사용되는 기판으로는 사파이어 기판을 들 수 있다.

그러나, 사파이어 기판에는 클리빙 면(cleaving plan)이 존재하지 않을뿐 아니라, 화학적으로 안정된 물질이어서 소자 제조시 일반적으로 사용되는 포토리소그래피(photolithography)공정, 클리빙(cleaving)공정 등을 매우 어렵게 만드는 단점이 있다.

또한, 사파이어 기판상에 성장된 3족-나이트라이드 물질도 화학적으로 너무나 안정된 물질이어서 화학적 식각을 어렵게 한다.

이러한 화학적 안정성으로 인해 3족-나이트라이드/사파이어 구조를 갖는 소자들은 화학적으로 코스틱(caustic) 환경에서 사용되어 질 수 있는 장점은 있지만, 소자 제조시 사용되는 포토리소그래피 공정, 클리빙 공정 등을 사용하기에는 많은 어려움이 있다.

이와 같이, 3족-나이트라이드/사파이어 구조를 갖는 소자들은 그 구현에 있어서 기존의 반도체 기술과는 차이가 있어 많은 어려움이 산재해 있으며 그 중에서도 특히 칩 분리 방법은 새로운 방법이 요구되고 있다.

실리콘을 기본 소재로 하는 반도체 기술에서의 칩 분리는 초기에는 스크라이빙(scribing)후 벽개면을 따라 브레이킹(breaking)을 하는 2 단계의 클리빙(cleaving) 방법을 사용하다가 최근에는 대부분 회전하는 톱을 이용하는 1 단계 다이싱(dicing) 방법을 사용하고 있다.

한편, 갈륨비소와 같이 화합물 반도체를 기본으로 하는 기술에 있어서는 초기의 실리콘 반도체에서와 같이 클리빙 방법을 사용한다.

클리빙 방법은 2 단계로 칩을 분리해야 하는 단점이 있으나, 물질의 손실이 거의 없고 단면이 거울과 같이 반듯하게 나온다는 장점이 있다.

그리고, 톱을 이용하는 다이싱 방법은 1 단계로 칩을 분리할 수 있는 장점이 있으나, 물질의 손실이 심하고 단면도 거칠다는 단점이 있다.

그러므로, 3족-나이트라이드/사파이어 구조를 갖는 소자를 제작하는 경우에는 실리콘이나 갈륨비소의 경우와는 달리 벽개면이 직각을 이루지 않는 Hexa 구조의 사파이어 기판이 널리 쓰이고 있어 기존의 클리빙 방법이나 다이싱 방법으로는 칩 분리에 어려움이 많아왔다.

즉, 클리빙 방법으로는 벽개면이 직각을 이루지 않고 비교적 가공이 쉽지 않기 때문에 스크라이빙 및 브레이킹이 제대로 이루어지지 않고, 다이싱 방법으로는 톱날의 손상이 심하여 두꺼운 톱날을 사용하는 관계로 물질의 손실이 심하고 벽개면이 직각이 아닌 관계로 크랙(crack)이 생성되어 칩이 깨지는 등의 어려움이 있었다.

그러므로, 이러한 문제점 때문에 다이싱과 스크라이빙을 병행하여 칩을 분리 하는 방법이 개발되었다.

도 1은 종래 기술에 따른 3족-나이트라이드/사파이어 구조를 갖는 칩 분리 방법을 보여주는 도면으로, 도 1에 도시된 바와 같이, 먼저 사파이어 기판(1)상에 형성된 3족-나이트라이드층(2) 및 사파이어 기판(1)의 일부분을 다이싱으로 홈(3)을 내어 요철형태로 만든 후에, 홈(3)의 일면에 스크라이빙(4)을 한다.

이어, 사파이어 기판(1)의 뒷면을 래핑(lapping)한 뒤, 폴리머 테이프(polymer tape)를 접착하고 롤러로 힘을 가하여 칩을 분리한다.

발명이 이루고자 하는 기술적 과제

종래 기술에 따른 3족-나이트라이드/사파이어 구조를 갖는 칩 분리 방법에 있어서는 다음과 같은 문제점이 있었다.

첫째, 도 2에 도시된 바와 같이, 다이싱 공정시 칩에 크랙이 발생하고 제거되는 부분이 많아 수율이 크게 떨어진다.

둘째, 다이싱 공정을 진행해야 하므로 공정이 복잡하다.

본 발명은 이와 같은 문제점을 해결하기 위한 것으로, 공정을 단순화하고 칩 분리시 발생하는 크랙을 최소화하여 칩수율을 증가시키는 3족-나이트라이드/사파이어 구조를 갖는 칩 분리 방법을 제공하는데 그 목적이 있다.

발명의 구성 및 작용

본 발명에 따른 3족-나이트라이드/사파이어 구조를 갖는 칩 분리 방법은 사파이어 기판의 뒷면을 소정 두께 만큼 래핑(lapping) 및 폴리싱(polishing)하는 스텝과, 폴리싱된 사파이어 기판의 뒷면을 3족-나이트라이드층의 클리빙 면(cleaving plan)방향으로 스크라이빙(scribing)하는 스텝과, 3족-나이트라이드층에 일정 힘을 가하여 칩을 절단하는 스텝으로 이루어짐에 그 특징이 있다.

상기와 같은 특징을 갖는 본 발명에 따른 3족-나이트라이드/사파이어 구조를 갖는 칩 분리 방법을 첨부된 도면을 참조하여 설명하면 다음과 같다.

도 3a 내지 3d는 본 발명에 따른 3족-나이트라이드/사파이어 구조를 갖는 칩 분리 방법을 보여주는 공정단면도이다.

도 3a에 도시된 바와 같이, 먼저, 두께가 약 $300\mu m$ 이고 2인치 또는 3인치인 사파이어 기판(1)상에 MOCVD(Metal Organic Chemical Vapor Deposition)방법을 사용하여 약 $1000^\circ C$ 온도로 GaN층(12)을 약 $4\sim 5\mu m$ 의 두께로 성장시킨 후, 온도를 실온으로 내린다.

이때, 사파이어 기판(11)과 GaN층(12) 사이에는 열팽창 계수 차이로 인하여 큰 응력(stress)이 존재하게 된다.

즉, 사파이어 기판(11)과 GaN층(12) 사이에는 큰 격자 부정합(lattice mismatch)(13.8%)과 열 부정합(thermal mismatch)(25%)으로 인해 큰 응력(stress)이 계면에 존재하는 상태이다.

GaN층(12)의 열팽창 계수는 5.6×10^{-6} /K로서, 사파이어 기판(11)의 열팽창 계수인 7.5×10^{-6} /K 보다 작다.

그러므로, GaN층(12)은 압축응력을 가지며 사파이어 기판(11)은 계면 근처에서 인장응력을 가지게 되어 사파이어 기판(11)상에 GaN층(12)이 증착된 구조는 도 3a와 같은 굴곡(curvature)형태를 가지게 된다.

이어, 도 3b에 도시된 바와 같이, 알루미늄 나 또는 그보다 경도가 높은 물질의 가루를 사용하여 사파이어 기판(11)의 뒷면을 래핑(lapping)하여 사파이어 기판(11)의 두께를 약 70~90 μ m 정도가 되도록 한다.

여기서, 사파이어 기판(11)의 두께를 약 70~90 μ m 정도로 래핑하는 이유는 다음과 같다.

(0001)방향인 사파이어 기판(11)상에 GaN층(12)과 같은 3족-나이트라이드가 증착될 경우, 3족-나이트라이드는 사파이어 기판(11)의 [0001] 방향에 대해 30도 회전되어 증착된다.

이때, 사파이어 기판(11)에는 클리빙 면이 존재하지 않지만 증착된 3족-나이트라이드 물질에는 클리빙 면이 존재하게 되는데, 이 클리빙 면은 $\langle 10\bar{1}0 \rangle$ 으로서 3족-나이트라이드 표면에 수직하고, 또한 사파이어 기판(11)의 파팅(parting) 면들인 $\langle 0001 \rangle$, $\langle 10\bar{1}1 \rangle$, $\langle 11\bar{2}0 \rangle$ 중 하나인 $\langle 11\bar{2}0 \rangle$ 와 평행하다.

또한, 사파이어 기판(11)과 GaN층(12) 사이의 응력 크기는 사파이어 기판(11)과 GaN층(12) 각각의 두께에 따라 변하게 된다.

그러므로, 사파이어 기판(11)을 래핑하여 사파이어 기판(11)의 두께를 조절함으로써, 사파이어 기판(11)과 GaN층(12) 사이의 응력 크기를 조절하여 GaN층(12)의 클리빙 면 $\langle 10\bar{1}0 \rangle$ 과 사파이어 기판(11)의 파팅 면 $\langle 11\bar{2}0 \rangle$ 을 일치시킨다.

여기서, 사파이어 기판(11)의 두께가 약 70~90 μ m일 때 클리빙(cleaving)시 단면이 가장 깨끗하게 나타나고 이 두께를 벗어나면 클리빙시 단면이 매우 거칠게 나타난다.

이와 같이, 래핑 공정으로 사파이어 기판(11)의 두께를 조절한 후, 래핑으로 인해 거칠어진 사파이어 기판(11)의 뒷면을 투명해질 때까지 미세한 다이아몬드 가루 또는 다이아몬드 페이퍼를 사용하여 폴리싱(polishing)한다.

폴리싱을 하는 이유는 사파이어 기판(11)의 뒷면이 거칠면 사파이어 기판(11)의 뒷면을 통해 GaN층(12)의 구조를 볼 수가 없어 후공정인 스크라이빙(scribing) 공정이 어렵기 때문이고, 또한 사파이어 기판(11)의 뒷면이 거칠게 되면 응력(stress)이 두께가 상대적으로 작은 부분으로 집중되어 불규칙적인 응력을 갖게 되므로 클리빙(cleaving)시 단면의 성질이 나쁘기 때문이다.

이어, 도 3c에 도시된 바와 같이, 사파이어 기판(11)의 뒷면에 사파이어 기판(11)의 파팅(parting)면인 $\langle 11\bar{2}0 \rangle$ 방향으로 스크라이빙(scribing)한다.

이때, 사파이어 기판 및 GaN의 응력은 스크라이빙된 부분으로 집중된다.

그리고, 도 3d에 도시된 바와 같이, GaN층(12)상에 폴리머 테이프(polymer tape)를 붙인 후, 폴리머 테이프위에 일정한 힘을 가하여 GaN층(12)/사파이어 기판(11) 구조를 갖는 칩(chip bar)로 분리시킨다.

여기서, 사파이어 기판 및 GaN의 응력이 스크라이빙된 부분으로 집중되므로 클리빙시 일정 힘만으로도 쉽게 절단할 수 있다.

이와 같이, 본 발명에서는 가장 중요한 변수는 사파이어의 두께이다.

도 4는 사파이어 기판을 80 μ m 두께로 래핑한 후, 크리빙한 칩의 단면을 보여주는 사진이고, 도 5는 사파이어 기판을 80 μ m이상의 두께로 래핑한 후, 크리빙한 칩의 단면을 보여주는 사진이다.

도 4에 도시된 바와 같이, 80 μ m의 두께를 갖는 사파이어 기판은 클리빙후 단면이 거울면처럼 매우 깨끗하다.

즉, 사파이어 기판의 두께 조절로 응력을 변화시킴으로써, 사파이어 기판과 3족-나이트라이드층과의 클리빙면을 일치시켜 특성이 좋고 수율이 향상된 소자를 제작할 수 있다.

그러나, 도 5에 도시된 바와 같이, 80 μ m이상의 두께를 갖는 사파이어 기판은 클리빙후 단면이 물질 특성상 파팅(parting)되고 사파이어 기판상의 3족-나이트라이드층도 매우 거칠게 나타난다.

발명의 효과

본 발명에 따른 3족-나이트라이드/사파이어 구조를 갖는 칩 분리 방법에 있어서는 다음과 같은 효과가 있다.

첫째, 3족-나이트라이드/사파이어 구조의 칩 분리시 가장 어려운 클리빙 공정을 해결함으로써, 소자의 수율을 두 배 이상 증가시킬 수 있다.

둘째, 다이싱 공정이 필요하지 않으므로 공정이 간단하고 소자의 생산성을 높일 수 있다.

(57) 청구의 범위

청구항 1.

사파이어 기판상에 3족-나이트라이드층을 갖는 칩(chip)에 있어서,

상기 사파이어 기판의 뒷면을 소정 두께 만큼 래핑(lapping) 및 폴리싱(polishing)하는 제 1 스텝;

상기 폴리싱된 사파이어 기판의 뒷면을 상기 3족-나이트라이드층의 클리빙 면(cleaving plan)방향으로 스크라이빙(scribing)하는 제 2 스텝;
 상기 3족-나이트라이드층에 일정 힘을 가하여 상기 칩을 절단하는 제 3 스텝을 포함하여 이루어짐을 특징으로 하는 3족-나이트라이드/사파이어 구조를 갖는 칩 분리 방법.

청구항 2.

제 1 항에 있어서, 상기 제 1 스텝에서,

래핑시, 사파이어 기판의 두께가 70~90 μ m가 되도록 래핑함을 특징으로 하는 3족-나이트라이드/사파이어 구조를 갖는 칩 분리 방법.

청구항 3.

제 1 항에 있어서, 상기 제 2 스텝에서,

스크라이빙시, 사파이어 기판의 파팅(parting)면인 (11 $\bar{2}0$)방향으로 스크라이빙함을 특징으로 하는 3족-나이트라이드/사파이어 구조를 갖는 칩 분리 방법.

청구항 4.

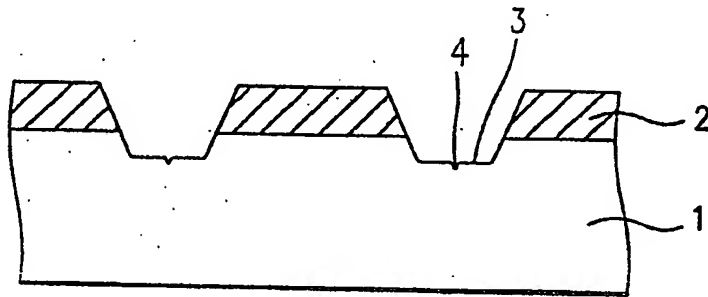
제 1 항에 있어서, 상기 제 3 스텝에서,

상기 3족-나이트라이드층상에 폴리머 테잎을 접착하는 스텝;

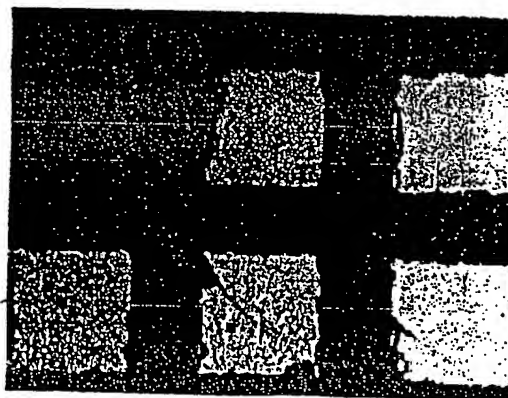
상기 폴리머 테잎상에 일정 힘을 가하여 칩을 절단하는 스텝을 더 포함함을 특징으로 하는 3족-나이트라이드/사파이어 구조를 갖는 칩 분리 방법.

도면

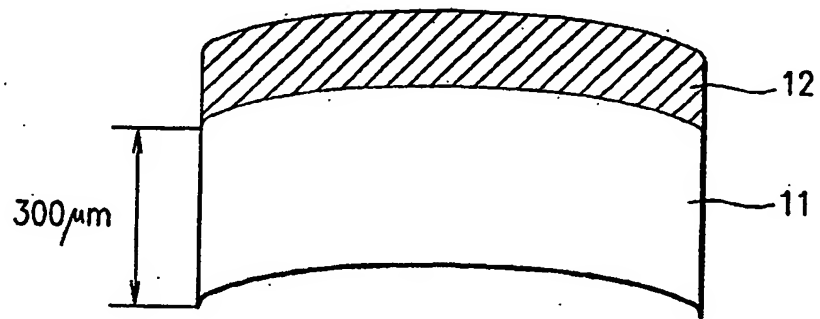
도면 1



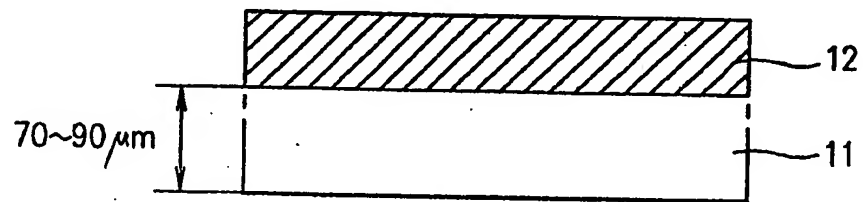
도면 2



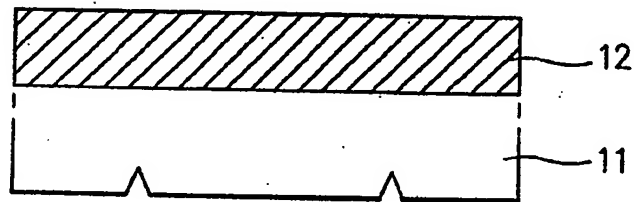
도면 3a



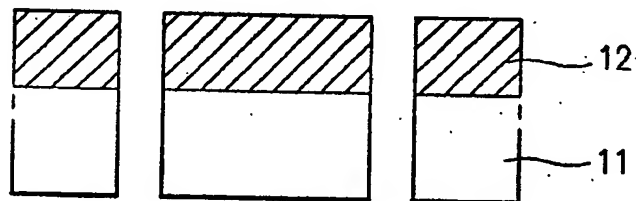
도면 3b



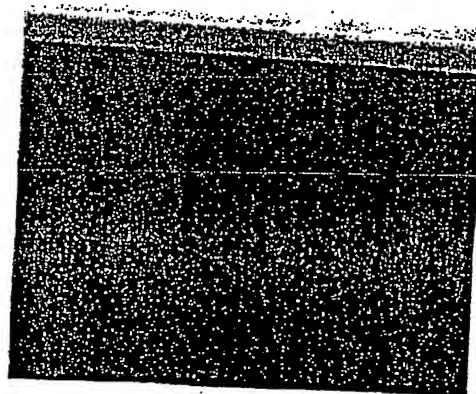
도면 3c



도면 3d



도면 4



도면 5

